

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM  
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE  
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation <sup>7</sup> : G06F 17/17		A1	(11) Internationale Veröffentlichungsnummer: WO 00/39703 (43) Internationales Veröffentlichungsdatum: 6. Juli 2000 (06.07.00)
(21) Internationales Aktenzeichen: PCT/DE99/03881 (22) Internationales Anmeldedatum: 30. November 1999 (30.11.99) (30) Prioritätsdaten: 198 60 720.2 23. Dezember 1998 (23.12.98) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESellschaft [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): JURISCH, Andreas [DE/DE]; Eichenweg 11, D-16727 Schwante (DE). (74) Gemeinsamer Vertreter: SIEMENS AKTIENGE- SELLSCHAFT; Postfach 22 16 34, D-80506 München (DE).			(81) Bestimmungsstaaten: CN, IN, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).  Veröffentlicht Mit internationalem Recherchenbericht.

**(54) Title:** METHOD FOR SYNCHRONIZING SEVERAL DIGITAL INPUT SIGNALS

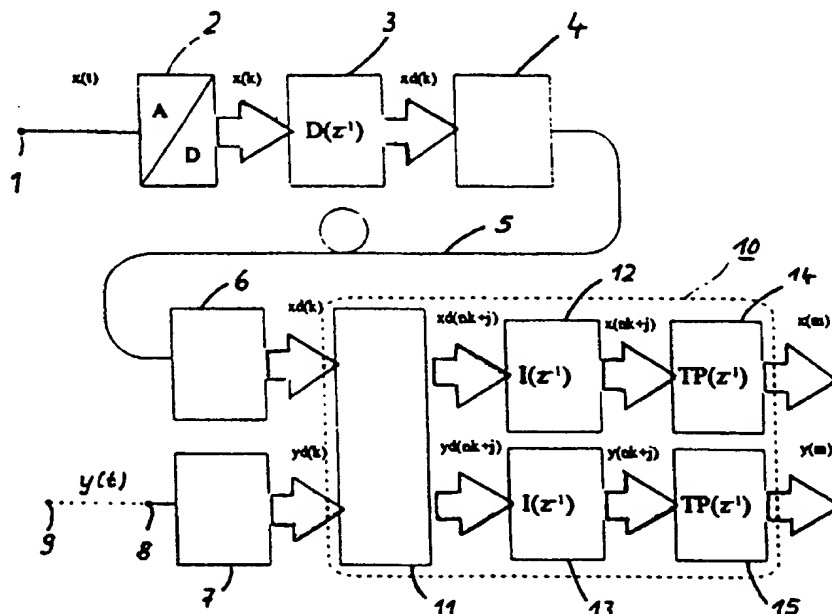
**(54) Bezeichnung:** VERFAHREN ZUM SYNCHRONISIEREN VON MEHREREN DIGITALEN EINGANGSSIGNALEN

**(57) Abstract**

The invention relates to a method for synchronizing several digital input signals that are formed by scanning with their own working clock pulse. According to the invention, in order to implement said method in a reliable manner and with relatively little complication, auxiliary digital signals ( $x_d(nk+j)$ ,  $y_d(nk+j)$ ) are formed by scanning the digital input signals ( $x(k)$ ) using a common postprocessing clock pulse that is at least twice as fast as the fastest working clock pulse. Synchronized output signals ( $x(m)$ ,  $y(m)$ ) corresponding to the digital input signals ( $x(k)$ ) are formed by interpolating each auxiliary digital signal ( $x_d(nk+j)$ ,  $y_d(nk+j)$ ).

**(57) Zusammenfassung**

Die Erfindung bezieht sich auf ein Verfahren zum Synchronisieren von mehreren digitalen Eingangssignalen, die durch Abtasten mit jeweils einem eigenen Arbeitstakt gebildet sind. Um ein solches Verfahren zuverlässig mit relativ geringem Aufwand durchführen zu können, werden erfindungsgemäß durch Abtasten der digitalen Eingangssignale ( $x(k)$ ) mit einem gemeinsamen Nacharbeitungstakt digitale Hilfssignale ( $x_d(nk+j)$ ,  $y_d(nk+j)$ ) gebildet, wobei ein Nacharbeitungstakt verwendet wird, der mindestens doppelt so schnell wie der schnellste Arbeitstakt ist; mittels Interpolieren jedes digitalen Hilfssignals ( $x_d(nk+j)$ ,  $y_d(nk+j)$ ) werden synchronisierte digitale Ausgangssignale ( $x(m)$ ,  $y(m)$ ) gebildet, die den digitalen Eingangssignalen ( $x(k)$ ) entsprechen.



### LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

## Beschreibung

Verfahren zum Synchronisieren von mehreren digitalen Eingangssignalen

5

Die Erfindung bezieht sich auf ein Verfahren zum Synchronisieren von mehreren digitalen Eingangssignalen, die durch Abtasten mit jeweils einem eigenen Arbeitstakt gebildet sind.

- 10 Ein Verfahren dieser Art ist der europäischen Patentschrift EP 0 198 684 B1 entnehmbar. Nach diesem Verfahren arbeitet nämlich ein in dieser Patentschrift beschriebenes Differentialrelais zum Schützen einer elektrischen Energieübertragungsleitung, die an verschiedenen Stellen hinsichtlich des hin-
- 15 durchfließenden Stromes überwacht wird. Die Ströme an den verschiedenen Stellen der Energieübertragungsleitung werden in digitale Eingangssignale umgesetzt, indem ein Abtasten mit jeweils einem eigenen Arbeitstakt an den verschiedenen Stellen der zu überwachenden Energieversorgungsleitung erfolgt;
- 20 das Abtasten wird dabei an den verschiedenen Stellen nicht mit einem synchronen Takt vorgenommen, sondern mit schwach unterschiedlichen Taktfrequenzen. Zwischen den verschiedenen Stellen der Energieübertragungsleitung verläuft ein digitaler Übertragungskanal, über den von einem Erfassungsgerät
- 25 (Master) an einer Stelle der Energieversorgungsleitung eine aufrufende Nachricht zu einer anderen Stelle übertragen wird, wobei die aufrufende Nachricht auch Daten enthält, die einen Hinweis über den Abtastzeitpunkt an der einen Stelle geben. Auf die aufrufende Nachricht hin wird von einem Erfassungs-
- 30 gerät (Slave) an der anderen Stelle der Energieübertragungsleitung ein Rücksignal ausgesendet, das unter anderem die Information über den Abtastzeitpunkt im Master und über eine Zeitdifferenz zwischen dem letzten Abtastzeitpunkt im Slave

2

und dem nachfolgenden Empfangszeitpunkt der aufrufenden Nachricht im Slave enthält. Aus dem vom Master empfangenen Rücksignal wird im Master auf den zeitlichen Versatz der Abtastzeitpunkte an den beiden verschiedenen Stellen der Energieübertragungsleitung geschlossen und nach einer Vektortransformation der empfangenen Daten durch eine entsprechende Zeigerdrehung der Zeitversatz hinsichtlich der unterschiedlichen Abtastzeitpunkte ausgeglichen.

10 Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zum Synchronisieren von mehreren digitalen Eingangssignalen so fortzuentwickeln, daß es sich vergleichsweise einfach und zuverlässig ohne die Notwendigkeit der Bildung von Zeigergrößen durchführen läßt.

15

Zur Lösung dieser Aufgabe werden bei einem Verfahren der eingangs angegebenen Art erfindungsgemäß durch Abtasten der digitalen Eingangssignale mit einem gemeinsamen Nachbearbeitungstakt digitale Hilfssignale gebildet, wobei ein Nachbearbeitungstakt verwendet wird, der mindestens doppelt so schnell wie der langsamste Arbeitstakt ist; mittels Interpolieren jedes digitalen Hilfssignals werden synchronisierte digitale Ausgangssignale gebildet, die den digitalen Eingangssignalen entsprechen.

25

Ein wesentlicher Vorteil des erfindungsgemäßen Verfahrens besteht darin, daß mit ihm das Synchronisieren von mehreren digitalen Eingangssignalen auch dann möglich ist, wenn diese Eingangssignale aus analogen Eingangssignalen durch Abtasten mit jeweils sehr unterschiedlichem Arbeitstakt gebildet sind. Von den zum Erzeugen der Arbeitstakte erforderlichen Taktgebern sind daher zum Durchführen des erfindungsgemäßen Verfahrens nur relativ niedrige Ansprüche zu erfüllen. Außer-

dem stellt das erfindungsgemäße Verfahren relativ bescheidene Ansprüche an die Qualität der Übertragungskanäle. Ein weiterer wichtiger Vorteil besteht darin, daß das erfindungsgemäße Verfahren relativ einfach durchführbar ist, weil das Abtasten digitaler Eingangssignale mit einem gemeinsamen Nacharbeitungstakt und das Interpolieren der so gebildeten digitalen Hilfsgrößen für sich betrachtet gängige Maßnahmen sind.

Das erfindungsgemäße Verfahren läßt sich mit hinreichender Genauigkeit dann durchführen, wenn die digitalen Eingangsgrößen sinus- bzw. cosinus-förmige Signale sind. Oft ist dies nicht der Fall, so daß dann relativ große Fehler in Kauf genommen werden müssen. Wenn dies im Hinblick auf die gegebenen Anforderungen nicht akzeptabel ist, dann erscheint es gemäß einer Weiterbildung der Erfindung vorteilhaft, wenn die digitalen Eingangssignale vor ihrer Abtastung mit dem gemeinsamen Nachbearbeitungstakt mit einem Filter mit einer Charakteristik gefiltert werden, die invers zur Charakteristik eines zum Interpolieren verwendeten Interpolationsfilters ist. Bei dieser Ausführungsform des erfindungsgemäßen Verfahrens ergibt sich auf der Übertragungsstrecke der digitalen Eingangsgrößen bis zur Bildung der digitalen Ausgangsgrößen eine Übertragungscharakteristik mit dem Wert 1, wodurch digitale Ausgangsgrößen bildbar sind, die sehr genau den digitalen Eingangsgrößen entsprechen.

Bei dem erfindungsgemäßen Verfahren hat es sich als vorteilhaft erwiesen, wenn unmittelbar nach dem Interpolieren eine Filterung mit einem Antialiasingfilter vorgenommen wird, um eine Bandbreitenbegrenzung für ein mit den digitalen Ausgangssignalen zu beaufschlagendes Auswertegerät zu erzielen.

Die zu synchronisierenden digitalen Eingangssignale können sehr unterschiedlich gebildet sein. Beispielsweise können sie Ausgangssignale von Sensoren sein, die aus analogen Eingangssgrößen mittels jeweils individueller Taktgeber digitale Signale an ihrem Ausgang abgeben. Ferner können die digitalen Eingangssignale aus analogen Meßgrößen eines elektrischen Energieversorgungssystems durch Abtasten an verschiedenen Punkten des Energieversorgungssystems erzeugt sein. Als besonders vorteilhaft wird das erfindungsgemäße Verfahren angesehen, wenn die digitalen Eingangsgrößen aus mit jeweils einem eigenen Arbeitstakt abgetasteten Sekundärgrößen von Meßwandlern in einem elektrischen Energieversorgungssystem gewonnen werden. Dabei können die Meßwandler an verschiedenen Positionen z. B. in einem Umspannwerk angeordnet sein, oder auch als Bestandteil einer Differentialschutzanordnung an den Enden einer elektrischen Energieübertragungsleitung oder an äußeren Anschlüssen eines Generators oder Leistungstransformators gewonnen werden.

Sind die Meßwandler Rogowski-Meßwandler, dann werden die aus den Sekundärgrößen solcher Meßwandler gebildeten digitalen Eingangssignale direkt in die digitalen Hilfsgrößen umgesetzt, und es wird zum Interpolieren ein Integrator verwendet.

25

Zur weiteren Erläuterung der Erfindung sind in Figur 1 ein Ausführungsbeispiel einer Anordnung zum Durchführen des erfindungsgemäßen Verfahrens in Form eines Blockschaltbildes, in

Figur 2 ein Ausführungsbeispiel eines Filters zur Filterung der digitalen Eingangsgrößen, in  
Figur 3 Charakteristik und Struktur des Filters nach Figur 2, in

Figur 4 ein Ausführungsbeispiel eines Interpolationsfilters und in

Figur 5 Charakteristik und Struktur des Filters nach Figur 4 dargestellt.

5

Wie die Figur 1 erkennen läßt, liegt an einem Eingang 1 einer Anordnung zur Durchführung des erfindungsgemäßen Verfahrens ein analoges Eingangssignal  $x(t)$  an, das in einem Analog-Digital-Umsetzer 2 in ein digitales Eingangssignal  $x(k)$  umgesetzt wird. Dieses digitale Eingangssignal  $x(k)$  durchläuft  
10 einen von einem Differentiator gebildeten Signalencoder 3, so daß am Ausgang des Signalencoders 3 eine Impulsfolge  $xd(k)$  entsteht, die durch Differentiation des digitalen Eingangssignals  $x(k)$  entstanden ist. Mittels einer Sendeeinrichtung 4  
15 wird die Impulsfolge  $xd(k)$  über einen Übertragungskanal 5 zu einer Empfangseinrichtung 6 übertragen, die ausgangsseitig die Impulsfolge  $xd(k)$  abgibt.

Die in Figur 1 dargestellte Anordnung enthält eine weitere  
20 Empfangseinrichtung 7, die mit ihrem Eingang 8 in einer Weise mit einem weiteren Eingang 9 der Anordnung verbunden ist, wie es im Zusammenhang mit der Empfangseinrichtung 6 in Bezug auf den Eingang 8 beschrieben worden ist. Die punktierte  
Darstellung soll einen Analog-Digital-Umsetzer entsprechend  
25 dem Analog-Digital-Umsetzer 2, einen Signalencoder entsprechend dem Signalencoder 3, eine Sendeeinrichtung entsprechend der Sendeeinrichtung 4 und einen Übertragungskanal  
entsprechend dem Übertragungskanal 5 beinhalten. Am Ausgang der weiteren Empfangseinrichtung 7 entsteht dann eine Impulsfolge  $yd(k)$ , die entsprechend der Impulsfolge  $xd(k)$  aus  
30 dem Signal  $y(t)$  gewonnen ist.

6

Außer der Empfangseinrichtung 7 können weitere zusätzliche Empfangseinrichtungen in gleicher Weise mit zusätzlichen Impulsfolgen beaufschlagt sein.

- 5 Ausgangsseitig ist an die Empfangseinrichtungen 6 und 7 ein Signaldecoder 10 angeschlossen, der eingangsseitig eine Resamplungeinrichtung 11 enthält. Diese Resamplungeinrichtung 11 kann so aufgebaut sein und so arbeiten, wie es in der US-Patentschrift 5,075,880 im einzelnen, insbesondere in Figur 5
- 10 dargestellt und im Zusammenhang damit beschreiben ist. In der Resamplungeinrichtung 11 werden also die digitalen Eingangssignale  $x_d(k)$  und  $y_d(k)$  jeweils für sich mit einem gemeinsamen Nachbearbeitungstakt der Resamplungseinrichtung abgetastet und dabei digitale Hilfssignale  $x_d(nk+j)$  und  $y_d(nk+j)$
- 15 durch Einfügen von Nullwerten gebildet. Dabei ist die Resamplungeinrichtung 11 hinsichtlich ihres Nachbearbeitungstaktes so ausgestaltet, daß dieser wenigstens doppelt so schnell wie der schnellste Arbeitstakt bei der Bildung der digitalen Eingangssignale  $x(k)$  ist. Liegen beispielsweise die Ab-
- 20 tastfrequenzen zur Gewinnung der digitalen Eingangssignale  $x(k)$  zwischen etwa 1 bis 40 kHz, dann kommt für den Nachbearbeitungstakt ein Frequenzbereich zwischen 10 und 500 kHz infrage; empfehlenswert sind ca. 200 kHz.
- 25 Die digitalen Hilfssignale  $x_d(nk+j)$  und  $y_d(nk+j)$  mit vergleichsweise hohem Nacharbeitungstakt werden jeweils einem Interpolationsfilter 12 bzw. 13 zugeführt, bei dem es sich in dem dargestellten Ausführungsbeispiel um jeweils einen Integrator handelt. Integratoren werden jeweils deshalb eingesetzt, weil als Signalencoder 3 Differentiatoren benutzt wor-
- 30 den sind. Somit ergibt sich hinsichtlich der Funktionsweise des Signalencoders 3 und des Integrators 12 des Signaldecoders 10 eine Übertragungscharakteristik mit dem Wert 1.



Grundsätzlich kommen auch andere Interpolationsfilter infrage, z. B. Lagrange-Interpolatoren oder Spline-Interpolatoren.

5 Die am Ausgang der Integratoren 12 und 13 gebildeten Impulsfolgen  $x(nk+j)$  und  $y(nk+j)$  sind synchronisiert und werden jeweils einem Antialiasingfilter 14 und 15 zugeführt, mittels denen die Impulsfolgen auf die für die Verarbeitung in einem nicht dargestellten Auswertegerät erforderliche Bandbreite  
10 begrenzt werden. Es entstehen somit digitale Ausgangssignale  $x(m)$  am Ausgang des einen Antialiasingfilters 14 und  $y(m)$  am Ausgang des anderen Antialiasingfilters 15. Diese digitalen Ausgangssignale  $x(m)$  und  $y(m)$  können nun in bekannter Weise auf eine Abtastrate reduziert werden, wie sie für ein nicht  
15 dargestelltes Auswertegerät passend ist. Diese Abtastrate muß durch einen ganzzahligen Teiler aus der Abtastrate der Resamplingeinrichtung 11 entstehen. Bei den angenommenen Frequenzen liegen sinnvolle Werte hier zwischen 0,6 und 10 kHz für Anwendungsfälle bei der Überwachung von elektrischen Energieversorgungssystemen.  
20

Sind  $x(t)$  und  $y(t)$  reine Sinus- oder Cosinussignale, dann kann jeweils auf den Signalencoder 3 verzichtet werden. Dies gilt auch bei nicht reinen Sinus- oder Cosinussignalen dann,  
25 wenn  $x(t)$  und  $y(t)$  Ausgangsgrößen von Rogowski-Wandlern sind, weil diese Ausgangsgrößen dem Differentialquotienten der Wandlereingangsgrößen entsprechen.

In Figur 2 ist ein Ausführungsbeispiel für einen Signalencoder 3 gemäß Figur 1 dargestellt, der als FIR-Filter mit Wirkung als Differentiator ausgebildet ist. Mit A ist hier der Eingang des Signalencoders und mit B der Ausgang bezeichnet. Aus dem digitalen Eingangssignal  $x(k)$  wird die Im-

8

pulsfolge  $x_d(k)$  gebildet. Die Koeffizienten  $a_0$ ,  $a_1$  und  $b_1$  des Signalcoders 3 sind wie folgt bemessen:

Koeffizient	Wert
$a_0$	0.666666666666667
$a_1$	-0.666666666666667
$b_1$	0.833333333333333

- 5 In der oberen Darstellung der Figur 3 ist der Amplitudenverlauf über der Frequenz des Signalencoders nach Figur 2 dargestellt, während in der unteren Darstellung der Figur 3 der Phasenverlauf über der Frequenz eines solchen Filters wiedergegeben ist.

10

Die in Figur 4 dargestellte Interpolationseinrichtung 12 bzw. 13 gemäß Figur 1 zeigt ein FIR-Filter als Integrator mit Koeffizienten  $a_0$ ,  $a_1$ ,  $b_1$  mit einer Bemessung, wie sie aus der nachstehenden Tabelle entnehmbar ist. Mit C ist der Eingang  
15 dieses FIR-Filters und mit D dessen Ausgang bezeichnet.

Koeffizient	Wert
$a_0$	1.500000000000000
$a_1$	1.250000000000000
$b_1$	-1

- 20 In der oberen Darstellung der Figur 5 ist der Amplitudenverlauf über der Frequenz des Filters nach Figur 4 und in der unteren Darstellung der Figur 5 der Phasenverlauf über der Frequenz eines solchen Filters gezeigt. Es ist erkennbar, daß die Frequenzverläufe der Filter nach den Figuren 2 und 4 invers zueinander sind, was zu der angestrebten Übertragungsfunktion mit dem Wert 1 führt.

## Patentansprüche

1. Verfahren zum Synchronisieren von mehreren digitalen Eingangssignalen ( $x(k)$ ), die durch Abtasten mit jeweils einem eigenen Arbeitstakt gebildet sind,

d a d u r c h g e k e n n z e i c h n e t , d a ß

- durch Abtasten der digitalen Eingangssignale ( $x(k)$ ) mit einem gemeinsamen Nachbearbeitungstakt digitale

Hilfssignale ( $x_d(nk+j)$ ,  $y_d(nk+j)$ ) gebildet werden, wobei

- ein Nachbearbeitungstakt verwendet wird, der mindestens doppelt so schnell wie der schnellste Arbeitstakt ist, und

- mittels Interpolieren jedes digitalen Hilfssignals ( $x_d(nk+j)$ ,  $y_d(nk+j)$ ) synchronisierte digitale Ausgangssignale ( $x(m)$ ,  $y(m)$ ) gebildet werden, die den digitalen

Eingangssignalen ( $x(k)$ ) entsprechen.

2. Verfahren nach Anspruch 1,

d a d u r c h g e k e n n z e i c h n e t , d a ß

- die digitalen Eingangssignale ( $x(k)$ ) vor ihrer Abtastung mit dem gemeinsamen Nachbearbeitungstakt mit einem Filter (3) mit einer Charakteristik gefiltert werden, die invers zur Charakteristik eines zum Interpolieren verwendeten Interpolationsfilter (12, 13) ist.

3. Verfahren nach Anspruch 1 oder 2,

d a d u r c h g e k e n n z e i c h n e t , d a ß

- unmittelbar nach dem Interpolieren eine Filterung mit einem Antialiasingfilter (14, 15) vorgenommen wird.

4. Verfahren nach einem der vorangehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t , d a ß

- die digitalen Eingangssignale aus mit jeweils einem eigenen Arbeitstakt abgetasteten Sekundärgrößen von Meßwand-

lern in einem elektrischen Energieversorgungssystem gewonnen werden.

5. Verfahren nach Anspruch 4,

- 5 d a d u r c h g e k e n n z e i c h n e t ,    daß
- bei aus Sekundärgrößen von Rogowski-Meßwandlern gebildeten digitalen Eingangssignalen aus diesen Eingangssignalen direkt die digitalen Hilfssignale gebildet werden und
  - zum Interpolieren ein Integrator verwendet wird.

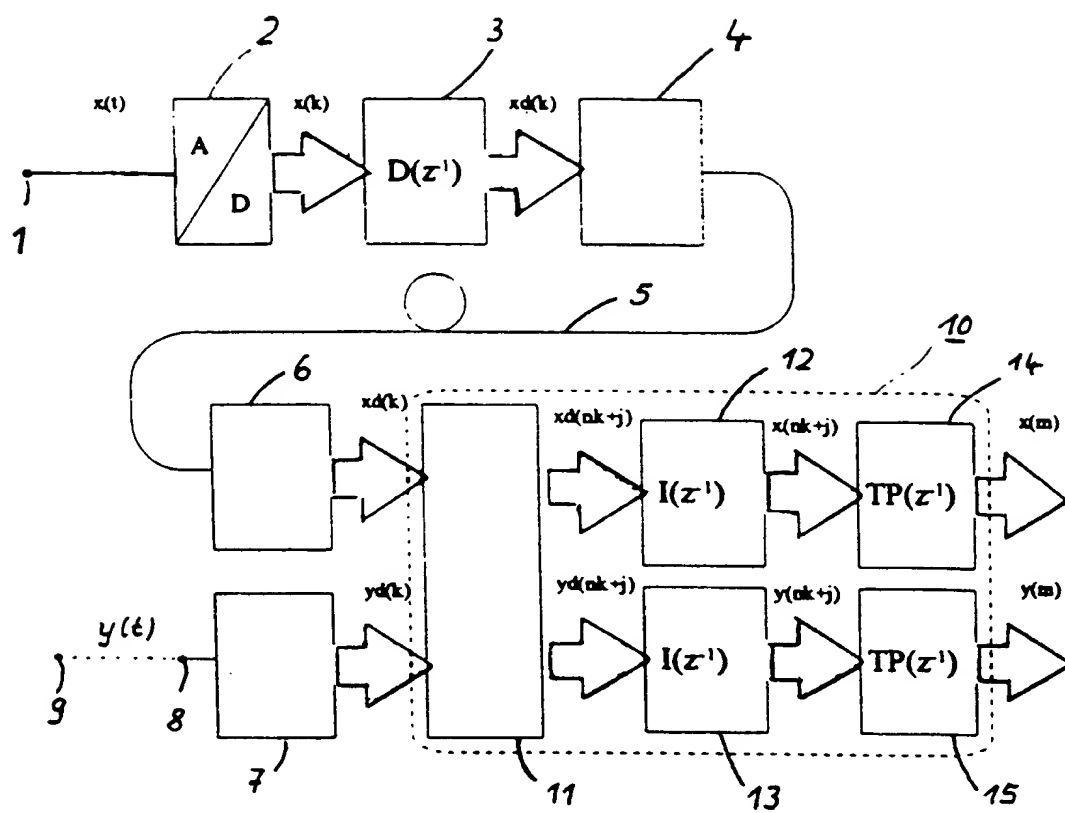


Fig. 1

This Page Blank (uspto)

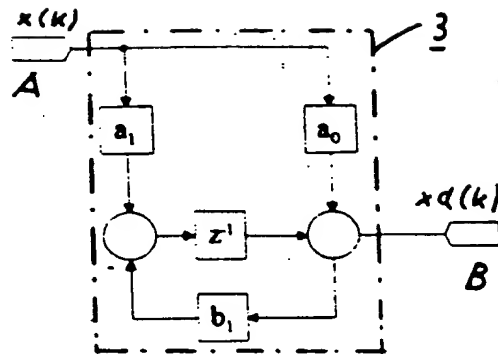


Fig. 2

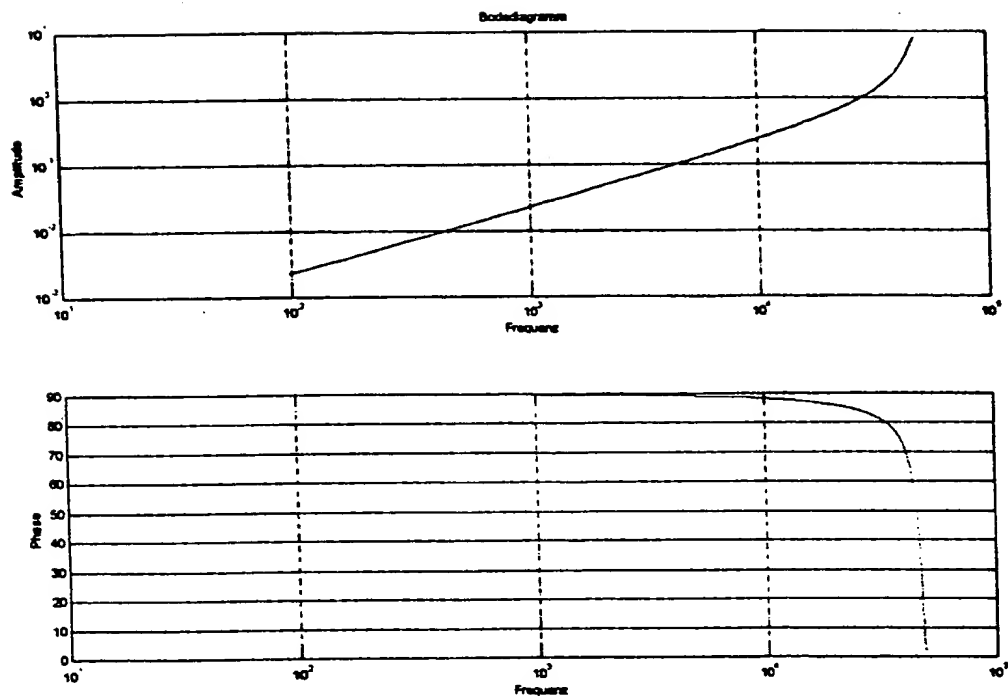


Fig. 3

**This Page Blank (uspto)**



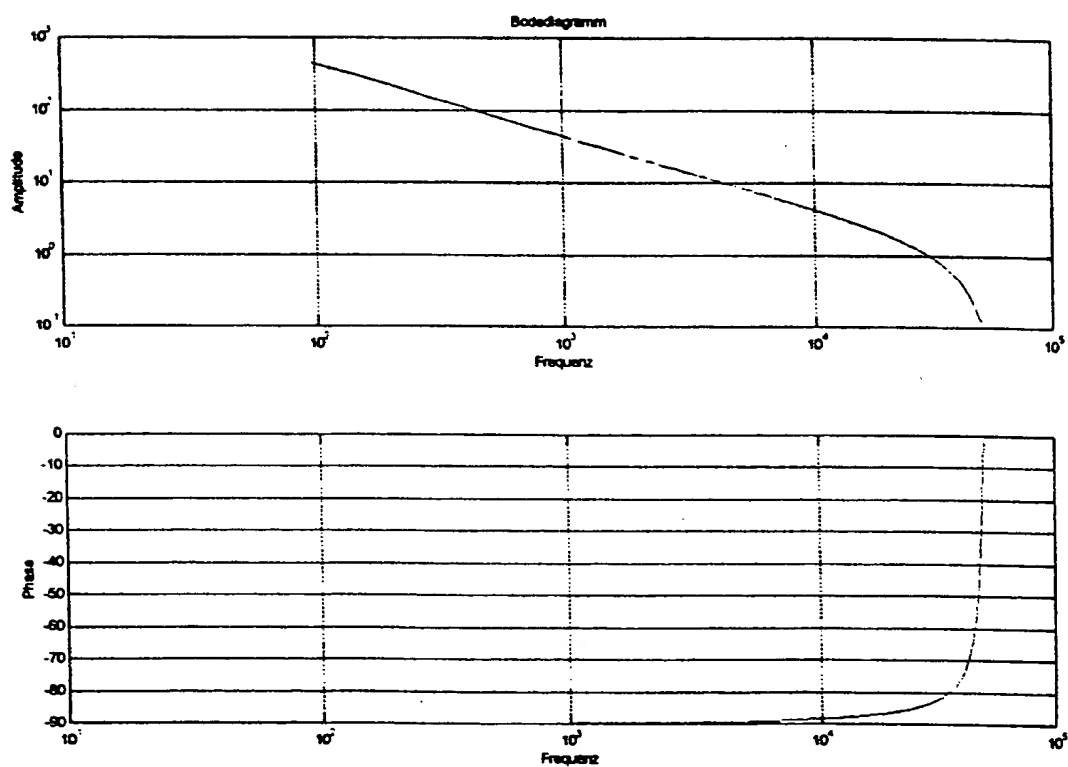
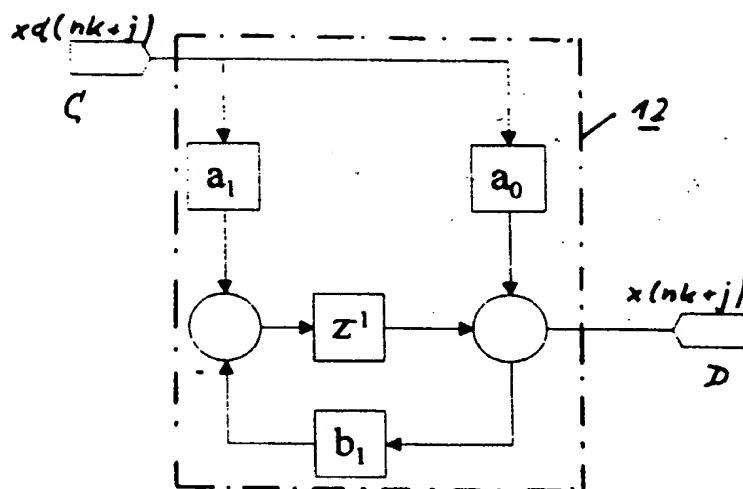


Fig. 5

**This Page Blank (uspto)**

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 99/03881

## A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 G06F17/17

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 G06F

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 92 17951 A (FROX INC) 15. Oktober 1992 (1992-10-15) das ganze Dokument	1-5
A	EP 0 605 895 A (NIPPON PRECISION CIRCUITS) 13. Juli 1994 (1994-07-13)	

☐

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒

Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*Z\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

10. April 2000

Absendedatum des internationalen Recherchenberichts

14/04/2000

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31.651.epo.nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Pierfederici, A

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 99/03881

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 9217951 A	15-10-1992	US 5245667 A	14-09-1993
		AU 1667792 A	02-11-1992
EP 0605895 A	13-07-1994	JP 6260888 A	16-09-1994
		DE 69317392 D	16-04-1998
		DE 69317392 T	02-07-1998
		KR 9709871 B	18-06-1997
		SG 67290 A	21-09-1999
		US 5481267 A	02-01-1996

# INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 99/03881

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 G06F17/17

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 92 17951 A (FROX INC) 15 October 1992 (1992-10-15) the whole document	1-5
A	EP 0 605 895 A (NIPPON PRECISION CIRCUITS) 13 July 1994 (1994-07-13)	

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

### \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \* & \* document member of the same patent family

Date of the actual completion of the international search

10 April 2000

Date of mailing of the international search report

14/04/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31.651.epo.nl  
Fax: (+31-70) 340-3016

Authorized officer

Pierfederici, A

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 99/03881

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 9217951 A	15-10-1992	US 5245667 A	14-09-1993
		AU 1667792 A	02-11-1992
EP 0605895 A	13-07-1994	JP 6260888 A	16-09-1994
		DE 69317392 D	16-04-1998
		DE 69317392 T	02-07-1998
		KR 9709871 B	18-06-1997
		SG 67290 A	21-09-1999
		US 5481267 A	02-01-1996